

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-040963

(43)Date of publication of application : 08.02.2002

(51)Int.Cl.

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

(21)Application number : 2000-231854 (71)Applicant : SANYO ELECTRIC CO LTD

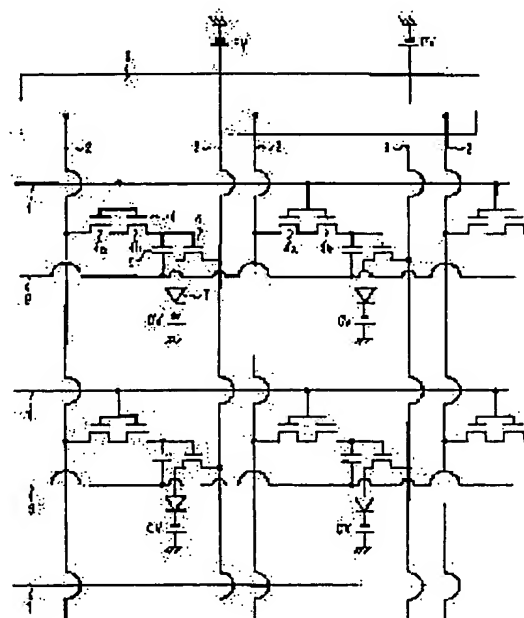
(22)Date of filing : 31.07.2000 (72)Inventor : FURUMIYA NAOAKI

(54) ACTIVE MATRIX TYPE SELF-LUMINOUS DISPLAY DEVICE AND ACTIVE MATRIX TYPE ORGANIC EL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption and manufacturing costs in a self-luminous display device such as an organic EL display device.

SOLUTION: In a self-luminous display device provided with a selective TFT 4 of which the gate is connected with a gate line 1 and the drain is connected with a data line 2, and a driving TFT 6 of which the gate is connected with the source of the selective TFT 4, a positive power source PV, the driving TFT 6, an organic EL light emitting element 7, and a negative power source CV are connected in series. Since a shift voltage for shifting a gate signal-luminous brightness correlation curve is applied to the negative power source CV, it is not necessary to raise a voltage not contributing to gradation display for a data signal. Therefore, the power consumption is reduced, and also the data signal can be produced by an ordinary CMOS process, and the production costs can be reduced.



LEGAL STATUS

[Date of request for examination]

27.02.2002

✓[Date of sending the examiner's decision
of rejection]
[Kind of final disposal of application other
than the examiner's decision of rejection
or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's
decision of rejection]
[Date of requesting appeal against
examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-40963

(P2002-40963A)

(43) 公開日 平成14年2月8日 (2002.2.8)

| (51) Int.Cl. ⁷ | | 識別記号 | F I | | テーマコード* (参考) |
|---------------------------|------|-------|---------|------|-------------------|
| G 0 9 F | 9/30 | 3 3 9 | G 0 9 F | 9/30 | 3 3 9 Z 3 K 0 0 7 |
| | | 3 3 8 | | | 3 3 8 5 C 0 8 0 |
| G 0 9 G | 3/20 | 6 1 1 | G 0 9 G | 3/20 | 6 1 1 A 5 C 0 9 4 |
| | | 6 2 1 | | | 6 2 1 H |
| | | 6 2 4 | | | 6 2 4 B |

審査請求 未請求 請求項の数 6 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2000-231854 (P2000-231854)

(22) 出願日 平成12年7月31日 (2000.7.31)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 古宮 直明

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

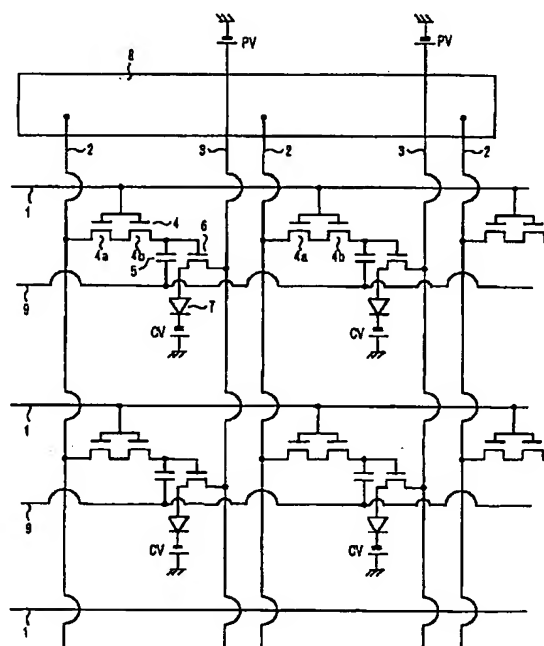
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型自発光表示装置及びアクティブマトリクス型有機EL表示装置

(57) 【要約】

【課題】 有機EL表示装置などの自発光型表示装置で、消費電力と製造コストを低減する。

【解決手段】 ゲートがゲート線1に接続され、ドレインがデータ線2に接続された選択TFT4と、選択TFT4のソースがゲートに接続された駆動TFT6を有する自発光型表示装置において、正電源PVと駆動TFT6と有機EL発光素子7、負電源CVとを直列に接続する。負電源CVには、ゲート信号-発光輝度相関曲線をシフトさせるためのシフト電圧が印加されているので、データ信号に階調表示に寄与しない電圧の底上げを行う必要がない。従って、消費電力が低減されるとともに、データ信号を通常のCMOSプロセスで製造することができ、製造コストを低減することができる。



【特許請求の範囲】

【請求項1】 行方向に延在する複数のゲート線と、列方向に延在する複数のデータ線と、前記ゲート線及び前記データ線の交点それぞれに対応して配置される選択駆動回路と、前記選択駆動回路に接続される発光素子とを有し、前記ゲート線に入力される選択信号によって前記選択駆動回路がオンし、前記データ線に入力されるデータ信号に応じた電流が前記発光素子に供給され、データ信号に応じた輝度で前記発光素子が発光するアクティブマトリクス型自発光表示装置において、前記発光素子は、基準の電圧に対して第1の極性の電圧を印加する第1の電源と、前記第1の極性とは逆極性の電圧を印加する第2の電源との間に接続されていることを特徴とするアクティブマトリクス型自発光表示装置。

【請求項2】 個々の画素毎に選択トランジスタ、駆動トランジスタ、発光素子を有し、前記選択トランジスタに選択信号を入力することによって、選択トランジスタをオンし、前記選択トランジスタを介してデータ信号を前記駆動トランジスタに入力し、前記駆動トランジスタを介して前記データ信号に応じた電流を前記発光素子に流し、前記データ信号に応じて前記発光素子を発光させて表示を行うアクティブマトリクス型表示装置において、前記発光素子は、基準電圧に対して一極性の第1の電源と、前記第1の電源と逆極性の第2の電源と、の間に駆動トランジスタとともに直列に接続されていることを特徴とするアクティブマトリクス型自発光表示装置。

【請求項3】 行方向に延在し選択信号が順次入力される複数のゲート線と、列方向に延在する複数のデータ線と、前記ゲート線及び前記データ線の交点それぞれに対応して配置され、前記ゲート線にゲートが接続された選択トランジスタと、前記選択トランジスタを介して前記データ線がゲートに接続された駆動トランジスタと、前記駆動トランジスタに陽極が接続された発光素子と、前記駆動トランジスタを介して前記発光素子に電流を供給する正電源とを有するアクティブマトリクス型自発光表示装置において、前記発光素子の陰極には、負電源が接続されていることを特徴とするアクティブマトリクス型自発光表示装置。

【請求項4】 前記選択信号は、選択時には所定極性の電位であり、非選択時には前記所定極性とは逆の極性の電位であることを特徴とする請求項1乃至請求項3のいずれか1項に記載のアクティブマトリクス型自発光表示装置。

【請求項5】 前記選択信号は、選択時には一極性の所定値であり、非選択時には、前記一極性とは逆極性で且つ絶対値が前記所定値よりも小さい値であることを特徴とする請求項1乃至請求項3のいずれか1項に記載のアクティブマトリクス型自発光表示装置。

【請求項6】 前記発光素子は、有機EL発光素子であることを特徴とする請求項1乃至請求項3のいずれか1

項に記載のアクティブマトリクス型有機EL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（Thin Film Transistor; TFT）等から構成された選択駆動回路によって画素毎に独立して配置された自発光素子を有するアクティブマトリクス型自発光表示装置に関し、特にアクティブマトリクス型有機エレクトロルミネッセンス（Electro Luminescence; EL）表示装置に関する。

【0002】

【従来の技術】自発光表示装置はCRTに比較すると低消費電力で、小型であり、その上LCDのような視野角依存性がないため、近年、EL素子を用いたEL表示装置が、CRTやLCDに代わる表示装置として注目されている。また、例えば、そのEL素子を駆動させるスイッチング素子としてTFTを備えたEL表示装置の開発が進められている。

【0003】図5に有機EL表示装置の等価回路図を示す。行方向に延びる複数のゲート線1が配置され、これに交差するように列方向に複数のデータ線2及び駆動線3が配置されている。駆動線3は、電源PVに接続されている。電源PVは正の定電圧を出力する電源であり、その電圧は、例えば接地電圧を基準として10Vの正電圧である。ゲート線1とデータ線2とのそれぞれの交点には選択TFT4が接続されている。選択TFT4は二つのTFT4a、4bを直列に接続したダブルゲート構造であり、選択TFT4のそれぞれのTFT4a、4bのゲートはゲート線1に接続され、選択TFT4aのドレインがデータ線2に接続されている。選択TFT4bのソースは保持コンデンサ5と駆動TFT6のゲートに接続されている。駆動TFT6のドレインは、駆動線3に接続され、ソースは有機EL発光素子7の陽極に接続されている。有機EL発光素子7の陰極は接地されている。保持コンデンサ5の対極には、列方向に延在する容量線9が接続されている。

【0004】ゲート線1は図示しないゲート線ドライバに接続され、ゲート線1には、ゲート線ドライバによって順次ゲート信号が印加される。ゲート信号はオンもしくはオフの2値の信号で、オンの時は正の所定電圧、オフの時は0Vとなる。ゲート線ドライバは、複数接続されるゲート線1のうち、選択された所定のゲート線のゲート信号をオンとする。ゲート信号がオンとなると、そのゲート線1に接続された全ての選択トランジスタ4のTFTがオンとなり、選択トランジスタ4を介してデータ線2と駆動トランジスタ6のゲートが接続される。データ線2にはデータ線ドライバ8から表示する映像に応じて決定されるデータ信号が出力されており、データ信号は駆動トランジスタ6のゲートに入力されるとともに、保持コンデンサ5に充電される。駆動トランジスタ6

は、データ信号の大きさに応じた導電率で駆動線3と有機EL発光素子7とを接続する。この結果、データ信号に応じた電流が駆動トランジスタ6を介して駆動線3から有機EL発光素子7に供給され、データ信号に応じた輝度で有機EL発光素子7が発光する。保持コンデンサ5は、専用の容量線9もしくは駆動線3など他の電極との間で静電容量を形成しており、一定時間データ信号を蓄積することができる。データ信号は、ゲート線ドライバが他のゲート線1を選択し、そのゲート線1が非選択

となって選択トランジスタ4がオフした後も、保持コンデンサ5によって1垂直走査期間の間保持され、その間、駆動トランジスタ6は前記導電率を保持し、有機EL発光素子7はその輝度で発光を続けることができる。
【0005】以上が、アクティブマトリクス型有機EL表示装置の動作原理であるが、本明細書において、上述した選択トランジスタ4、駆動トランジスタ6等を有し、ゲート信号のような表示素子の1つもしくは複数

を同時に選択する信号と、表示する映像によって決定されるデータ信号とによって、所定の表示素子にデータ信号に応じた電流を供給する回路を総称して選択駆動回路と称する。選択駆動回路は、上述した以外にも様々なパターンが考えられ、また、既に提案されている。
【0006】図6にアクティブマトリクス型有機EL表示装置の断面図を示す。ガラス基板11上に複数の駆動TFT6が配置されている。駆動TFT6は、ゲート電極6Gが、層間絶縁膜12を介してソース6S、チャンネル6C、ドレイン6Dと対向する構造であり、ここに示す例では、チャンネル6Cよりもゲート電極6Gが下にあるボトムゲート構造である。駆動TFT6上に層間絶縁膜13が形成され、その上にデータ線2及び駆動線3が配置されている。駆動線3は、駆動TFT6のドレイン6Dにコンタクトを介して接続されている。それらの上に、平坦化絶縁膜14が形成されており、平坦化絶縁膜14の上には画素毎に有機EL発光素子7が配置されている。有機EL発光素子7は、ITO(indium tin oxide)等の透明電極よりなる陽極15、ホール輸送層16、発光層17、電子輸送層18、アルミニウムなどの金属よりなる陰極19が順に積層されて形成されている。陽極15からホール輸送層16に注入されたホールと、陰極19から電子輸送層18に注入された電子とが発光層17の内部で再結合することにより光が放たれ、この光が図中矢印で示したように、透明な陽極15側からガラス基板11を透過して外部に放射される。陽極15、発光層17は各画素毎に独立して形成され、ホール輸送層16、電子輸送層18、陰極19は、各画素共通に形成される。

【0007】図7に、有機EL発光素子7にかける電圧 V_{EL} とそのときの発光輝度の相関曲線を示す。電圧 V_{EL} が一定値 V_0 以下の間は電圧値にかかわらず全く発光しない。そして、電圧 V_{EL} が一定値 V_0 を越えると発光し、そ

れ以降は、電圧 V_{EL} が増加するに従って輝度が大きくなる。表示装置の発光素子として有機ELを用いる場合、EL発光素子が所定の輝度 L_{min} で弱く発光するときの電流を最低電圧 V_{min} とし、その輝度に対して例えば一定のコントラスト、例えばコントラスト100となるような輝度 L_{max} を最大輝度とし、この輝度に対応する電流を最大電圧 V_{max} として、この電圧の間でEL発光素子にかかる電圧 V_{EL} を制御して表示を行う。電圧 V_{EL} を更に高く設定すれば、より強く発光させ、更にコントラストを大きく取るとも可能であるが、有機ELは、強く発光させると寿命が短くなるという特性があり、また、強く発光させるためには、より大きな電流を流す必要がある。従って、寿命、消費電流両方の観点から、その表示装置の使用環境によって求められる程度の最大輝度及びコントラストに設定される。

【0008】図8は、図5に示したの回路図から1画素分の電源PV、駆動TFT6、EL発光素子7を抽出して示した回路図である。図から判るように、駆動TFT6と有機EL発光素子7とは、電源PVとグランドとの間に直列に接続されている。有機EL発光素子7に流れる電流 I_{EL} は、電源PVから駆動トランジスタ6を介して有機EL発光素子7に供給され、そして、この電流 I_{EL} は駆動トランジスタ6のゲート電圧VGを変化させることによって制御することができる。上述したように、ゲート電極にはデータ信号が入力されており、ゲート電圧VGはデータ信号に応じた値となる。図9に駆動トランジスタ6のゲート電圧VGに対するEL発光素子7の発光輝度の相関を示す。駆動トランジスタ6がp型TFTである場合が図9(a)、n型TFTである場合が図9(b)である。駆動トランジスタ6がp型TFTである場合、ゲート電圧VG=4.5Vで最大輝度 L_{max} となり、ゲート電圧VGの上昇に伴って輝度が低下し、VG=6.5Vで最小輝度 L_{min} となる。そして、VG=8V近傍で発光がなくなる。駆動トランジスタ6がn型TFTである場合、ゲート電圧VG=3V近傍から発光し始め、ゲート電圧VGの上昇に伴って輝度が増加し、VG=4.5Vで最小輝度 L_{min} となり、VG=6.5Vで最大輝度 L_{max} となる。

【0009】上述のことから、有機EL発光素子7の発光輝度を制御するために、駆動トランジスタ6のゲート電圧、即ちデータ信号は、 $V_{min}=4.5V$ から $V_{max}=6.5V$ の間の表示する階調に応じた値で出力されるように調整すればよい、ということになる。図10に有機EL表示装置に用いるデータ信号の時間変化の一例を示す。

【0010】

【発明が解決しようとする課題】しかし、そのようなデータ信号を出力するためには、データ信号の最大値に応じて、大きな電源を設置する必要がある。データ信号は、図示しない外付けのデータ信号処理回路によって外部より入力される映像信号をゲート電圧に最適になるように信号処理して生成するが、出力すべきデータ信号の

電圧が高いと、このデータ信号処理回路の駆動電圧を高くする必要があり、消費電力の増大につながっていた。

【0011】特に、 $V_{G_{max}}$ が5Vを越えると、データ信号処理回路の耐圧を高く設計する必要があり、通常のCMOSプロセスで製造することが困難になる。従って、従来のアクティブマトリクス型自発光表示装置は、消費電力が高く、かつ、製造コストが高いという課題があった。

【0012】そこで、本発明は、より低消費電力で動作し、かつ製造コストの低いアクティブマトリクス型自発光表示装置を得ることを目的とする。

【0013】

【課題を解決するための手段】本発明は、上記課題を解決するために成されたものであり、行方向に延在する複数のゲート線と、列方向に延在する複数のデータ線と、ゲート線及びデータ線の交点それぞれに対応して配置される選択駆動回路と、選択駆動回路に接続される発光素子とを有し、ゲート線に入力される選択信号によって選択駆動回路がオンし、データ線に入力されるデータ信号に応じた電流が発光素子に供給され、データ信号に応じた輝度で発光素子が発光するアクティブマトリクス型自発光表示装置において、発光素子は、第1の極性電圧を出力する第1の電源と、第1の極性とは逆極性の電圧を出力する第2の電源との間に接続されているアクティブマトリクス型自発光表示装置である。

【0014】また、個々の画素毎に選択トランジスタ、駆動トランジスタ、発光素子を有し、選択トランジスタに選択信号を入力することによって、選択トランジスタをオンし、選択トランジスタを介してデータ信号を駆動トランジスタに入力し、駆動トランジスタを介してデータ信号に応じた電流を発光素子に流し、データ信号に応じた輝度で発光素子を発光させて表示を行うアクティブマトリクス型表示装置において、発光素子は、一極性の第1の電源と、第1の電源と逆極性の第2の電源と、の間に駆動トランジスタとともに直列に接続されているアクティブマトリクス型自発光表示装置である。

【0015】また、行方向に延在し選択信号が順次入力される複数のゲート線と、列方向に延在する複数のデータ線と、ゲート線及びデータ線の交点それぞれに対応して配置され、ゲート線にゲートが接続され、データ線にドレインが接続される選択トランジスタと、選択トランジスタのソースがゲートに接続された駆動トランジスタと、駆動トランジスタのソースに陽極が接続された発光素子と、駆動トランジスタを介して発光素子に電流を供給する正電源とを有するアクティブマトリクス型自発光表示装置において、発光素子の陰極には、負電源が接続されているアクティブマトリクス型自発光表示装置である。

【0016】さらに、選択信号は、選択時には所定極性の電位であり、非選択時には所定極性とは逆の極性の電位である。

【0017】さらに、選択信号は、選択時には一極性の所定値であり、非選択時には、一極性とは逆極性で且つ絶対値が所定値よりも小さい値である。

【0018】

【発明の実施の形態】図1は本発明の実施形態にかかるEL表示装置の等価回路図である。行方向に延びる複数のゲート線1が配置され、これに交差するように列方向に複数のデータ線2及び駆動線3が配置されている。ゲート線1とデータ線2とのそれぞれの交点には選択TFT4が接続されている。選択TFT4は二つのTFT4a、4bを直列に接続したダブルゲート構造であり、選択TFT4のそれぞれのTFT4a、4bのゲートはゲート線1に接続され、選択TFT4aのドレインがデータ線2に接続されている。選択TFT4bのソースは保持コンデンサ5と駆動TFT6のゲートに接続されている。駆動TFT6のドレインは、駆動線3に接続され、ソースは有機EL発光素子7の陽極に接続されている。以上は、従来のEL表示装置と同様であり、その断面図についても従来と同様である。

【0019】本実施形態の特徴とするところは、有機EL発光素子7の陰極が接地されず、負の電圧であるシフト電圧 V_{shift} を印加する電源CVに接続されている点である。図2は、図1の回路図から1画素分の陽極側電源PV、駆動TFT6、EL発光素子7及び陰極側電源CVを抽出して示した回路図である。接地電圧を基準として正の電圧を印加する電源PVと負の電圧を印加する電源CVとの間に駆動TFT6と有機EL発光素子7とが直列に接続されている。

【0020】上述したように、適切な輝度で有機EL発光素子7を発行させるためには、従来、 V_{min} から V_{max} の間で駆動する必要があったが、 V_{min} 未満の電圧は、単に電圧を底上げするのみであり、階調表示にはなんら寄与していなかった。そこで、本実施形態においては、図9に示した底上げ分の電圧を極性反転し、シフト電圧 V_{shift} として負電源CVに印加している。本実施形態に置いて、電源CVの電圧、即ちシフト電圧 V_{shift} は-4Vである。

【0021】有機EL発光素子7の発光輝度は、その陽極と陰極の間の電位差によって決まる。従来のように、正電源PVと接地との間でこの電位差を与えるのではなく、正電源PVと負電源CVを併用することによって、有機EL発光素子7の駆動トランジスタ6のゲート電圧に対する発光輝度は、図9に示した相関から図3に示した相関にシフトさせることができる。これは、図9に示した電圧の底上げ分が階調表示に全く寄与していないことに着目し、その分を反転して負電圧に印加するという逆転の発想によって成されたものである。

【0022】本実施形態の駆動トランジスタ6のゲート電圧VGと有機EL発光素子7の発光輝度の相関を図3に示す。駆動トランジスタ6がp型TFTである場合が図

3(a)、n型TFTである場合が図3(b)である。駆動トランジスタ6がp型TFTである場合、ゲート電圧 $V_G=0.5V$ で最大輝度 L_{max} となり、ゲート電圧 V_G の上昇に伴って輝度が低下し、 $V_G=2.5V$ で最小輝度 L_{min} となる。そして、 $V_G=3V$ 近傍で発光がなくなる。そして駆動トランジスタ6がn型TFTである場合は、 $V_G=0.5V$ で最小輝度 L_{min} となり、 $V_G=2.5V$ で最大輝度 L_{max} となる。即ち、本実施形態のデータ電圧は、 $V_{G1n}=0.5V$ から $V_{Gmax}=2.5V$ の間となるように設定すれば良く、従来に比較して、低いデータ電圧で駆動できる。従って、本実施形態は、従来よりも低消費電力で駆動することができる。また、シフト電圧 $V_{shift}=-4V$ 、データ電圧の最大値 $V_{Gmax}=2.5V$ と、いずれの電圧も絶対値が $5V$ よりも小さいため、本実施形態に用いるデータ信号処理回路は、CMOSプロセスで作成することができ、製造コストを低減することができる。

【0023】そして、シフト電圧 V_{shift} は電圧の底上げ分て任意の値に設定することができ、シフト電圧 V_{shift} に応じた分だけデータ信号をシフトさせることができる。本実施形態のように $V_{shift}=-4V$ としても良いし、これより小さい値としてももちろんよい。 $V_{shift}=-4V$ を大きく取れば、それだけデータ信号をシフトさせることができ、それだけ消費電力を低減することができる。少なくとも、シフトさせた後のデータ信号の最大値が $5V$ 以下になるようにするのがよい。さらに、シフトさせた後のデータ信号の最小値 V_{Gmin} を $0V$ とできるように、本実施形態に用いたパネルであれば $V_{shift}=-4.5V$ に設定しても良い。

【0024】ところで、選択トランジスタ4のゲート電圧は通常オンとオフの2値で制御され、オフは、 $0V$ 、オンは所定の正電圧に設定される。ところが、 V_G の下限 V_{Gmin} を $0V$ となるようにシフト電圧を設定すると、データ信号が V_{Gmin} となったときに問題が生じる。即ち、データ信号が $0V$ であったとき、ゲート線1の選択期間が終了し、選択トランジスタ4のゲート信号がオフ、即ち $0V$ となると、選択トランジスタ4において、活性層とゲート電極がともに $0V$ となって電位差がなくなる。一般的にトランジスタの活性層とゲート電極との間の電位差がなくなると、チャンネルにリーク電流が生じる。この問題を解決するためには、選択トランジスタ4のゲート信号は、 V_{shift} に応じた負電圧と、所定の正電圧との間で変化させるようにする。そうすることによって、 $V_{Gmin}=0V$ の時でもリーク電流が流れない。

【0025】本実施形態において、陰極19は、図6に示したとおり、複数の画素に跨って共通で形成されている。従って、陰極19のいずれかの部分に負電源を接続すれば、本実施形態は容易に実施することができ、負電源CVを接続するにあたっては、特段のマスク変更等の大幅なコストを要するものではない。

【0026】また、上記実施形態では、選択駆動回路と

して、図1に示した選択TFT4、駆動TFT6を有する回路を例示して説明したが、例えば選択TFT4をダブルゲート構造でない通常のTFT構造としたり、その他特性改善のための更なるTFTを追加するなど、任意の形態とすることができる。要は、画素毎に配置された自発光素子それぞれに対して、所定の電流を供給する回路であれば、一極性の電源と逆極性の電源との間に自発光素子を配置し、同様に実施することができる。

【0027】

【発明の効果】以上に詳述したように、本発明によれば、発光素子が、第1の極性電圧を出力する第1の電源と、第1の極性とは逆極性の電圧を出力する第2の電源との間に接続されているので、第2の電源電圧分だけデータ信号をシフトして、低電圧化することができるので、表示装置を低消費電力化できる。

【0028】そして、データ信号処理回路に高耐圧トランジスタを用いる必要がなく、通常のCMOSプロセスで製造でき、表示装置の製造コストを低減することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態にかかる有機EL表示装置を示す回路図である。

【図2】本発明の一実施形態にかかる有機EL表示装置の一部を示す回路図である。

【図3】本発明の一実施形態における駆動TFTゲート電圧に対する有機EL素子の発光輝度を示す図である。

【図4】本発明の一実施形態におけるデータ信号の一例を示す図である。

【図5】従来の有機EL表示装置を示す回路図である。

【図6】有機EL表示装置の断面図である。

【図7】有機EL発光素子の電圧に対する発光輝度を示す図である。

【図8】従来の有機EL表示装置の一部を示す回路図である。

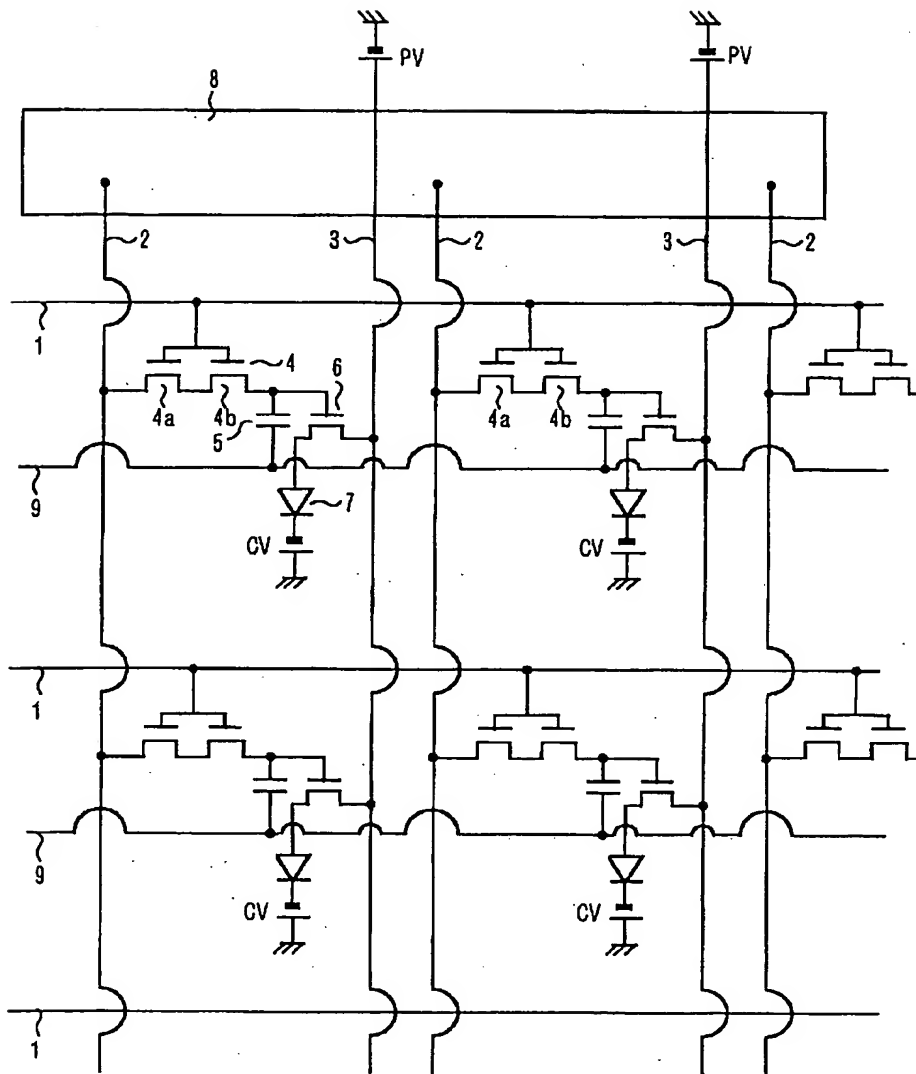
【図9】従来の有機EL表示装置における駆動TFTゲート電圧に対する有機EL素子の発光輝度を示す図である。

【図10】従来の有機EL表示装置のデータ信号の一例を示す図である。

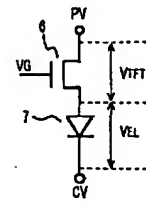
【符号の説明】

- 1：ゲート線
- 2：データ線
- 3：駆動線
- 4：選択トランジスタ
- 5：保持コンデンサ
- 6：駆動トランジスタ
- 7：有機EL発光素子
- PV：正電源
- CV：負電源

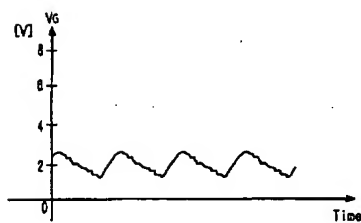
【図1】



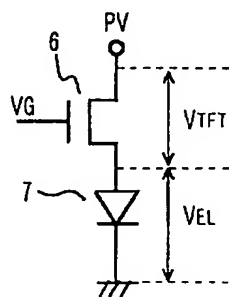
【図2】



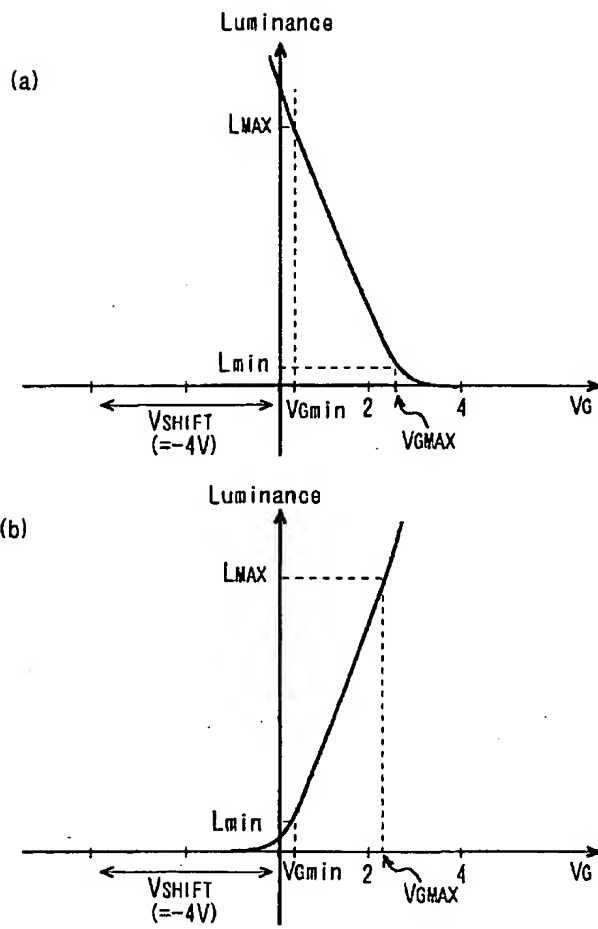
【図4】



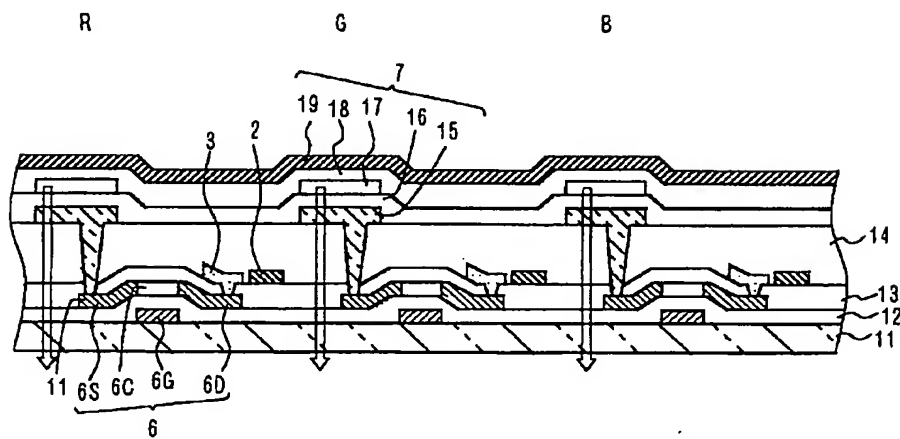
【図8】



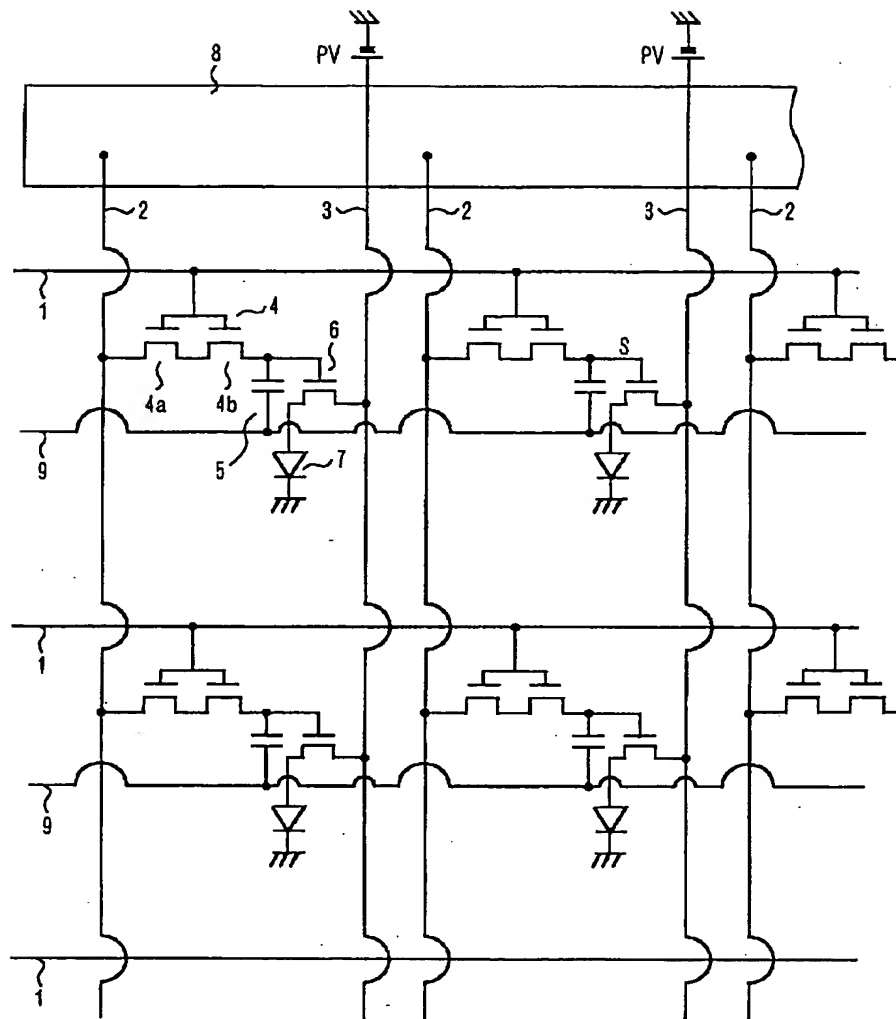
【図3】



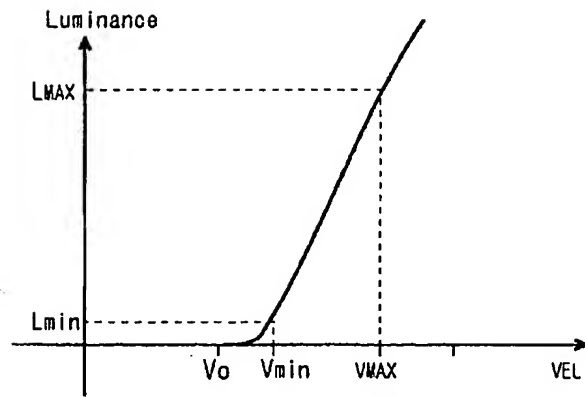
【図6】



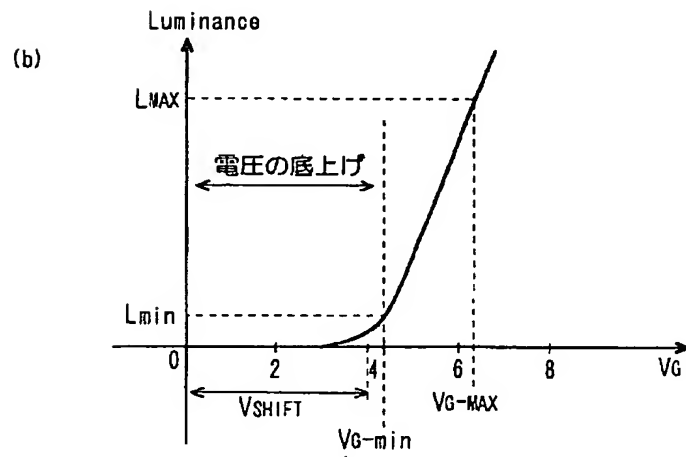
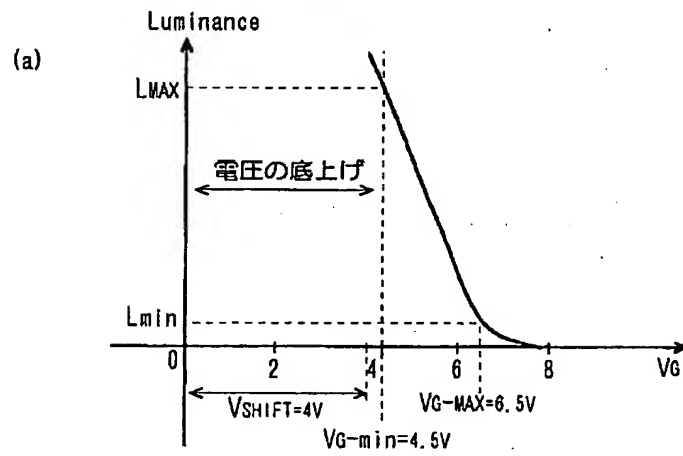
【図5】



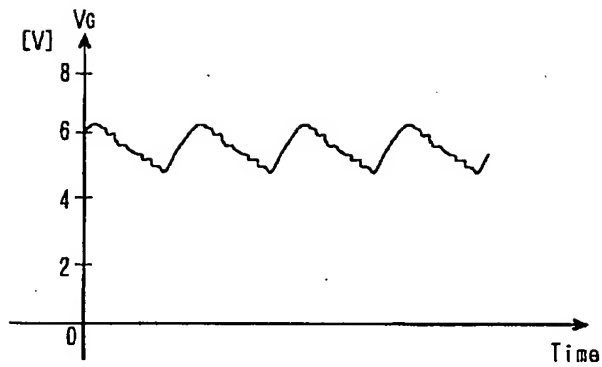
【図7】



【図9】



【図10】



フロントページの続き

| (51)Int.Cl. | 識別記号 | F I | テーマコード(参考) |
|---------------|------|---------------|------------|
| G 0 9 G 3/30 | | G 0 9 G 3/30 | J |
| H 0 5 B 33/14 | | H 0 5 B 33/14 | A |

F ターム(参考) 3K007 AB18 BA06 BB07 CA01 CB01
 DA06 DB03 FA01
 5C080 AA06 BB05 DD24 DD26 DD27
 DD29 EE28 FF11 JJ03 JJ05
 JJ06
 5C094 AA22 AA43 AA44 BA03 BA29
 CA19 EA03 EA07 GA10